Aktueller Prozess:

1. Modul Non-volatile-FF: Die Struktur sieht wie folgendes Bild aus. Basierend auf CMOS-FF werden noch zwei zusätzliche Eingabesignale hinzufügt.

„write“ Signal kontrolliert den Speichern von Zustand im MTJ Register. Wenn „write“ eins ist, wird aktueller Zustand im MTJ Register gespeichert.

„read“ Signal kontrolliert den Auslesen Prozess vom MTJ Register. Nur wenn „read“ eins ist, wird gespeicherten Zustand vom MTJ Register ausgelesen und ausgegeben.

图示

描述已自动生成

1. Modul write\_read\_Kontroller: Die ganze Struktur sieht so aus, dass es aus 2 Inputs und 2 Outputs besteht. Es generiert periodische „write“ and „read“ Kontrollsignale zu Non-volatile-FF, um Speichern und Auslesen zu kontrollieren.

图示

描述已自动生成Bei jeden 400 Taktzyklen wird einen „write“ Impuls generiert.

Bei jeden 500 Taktzyklen wird einen „read“ Impuls generiert.

1. Die Verilog Datei von Non-volatile-FF habe ich durch VTR package zu einer BLIF Datei erstellt. Es sieht wie folgendes Bild. Jetzt suche ich eine Methode die BLIF Datei zu editieren. Aber leider habe ich bis jetzt noch nicht gefunden.

图形用户界面, 文本, 应用程序

描述已自动生成

1. Fragen:
   1. Für die Non-volatile-FF, sollen wir bei jedem Taktzyklus den Zustand im MTJ Register speichern oder nur bei einem bestimmten Zeitpunkt?
   2. Der Zustand wird nur bei getriggerte „read“ Signal ausgelesen. Sollen wir bei dem getriggerte „read“ Signal den Zustand langfristig erhalten?
   3. Für BLIF Datei, gibt es aktuell einen Package um BLIF Datei zu editieren oder müssen wir dies selbst konfigrieren?